

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 03068282  
PUBLICATION DATE : 25-03-91

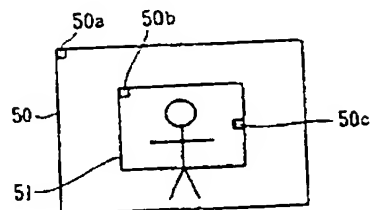
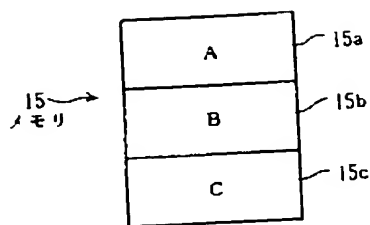
APPLICATION DATE : 07-08-89  
APPLICATION NUMBER : 01205354

APPLICANT : RICOH CO LTD;

INVENTOR : MANABE KATSUHIKO;

INT.CL. : H04N 5/262 H04N 5/225 // G09G 5/36  
H04N 1/393

TITLE : DIGITAL TELECONVERTER



ABSTRACT : PURPOSE: To prevent a lateral line from being displayed on a magnified picture by selecting 3 areas or over for a storage section so that the write and the readout in the storage section do not access a same address.

CONSTITUTION: A memory 15 is formed to store video information of 3 patterns and write/readout of video information in a magnified range are implemented simultaneously. The video information of an odd number field written in the memory 15 is written in a 15C area of the memory 15 when the scanning for writing the video information started from the position 50a at the upper left of a screen 50 of a CCD reaches the position 50b of the magnified range 51. Thus, the write and the readout of the video information do not access a same address thereby avoiding completely the pass-ahead.

COPYRIGHT: (C)1991,JPO&Japio

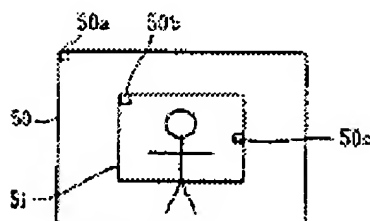
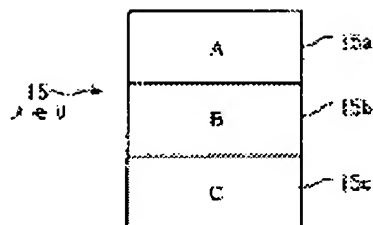
**DIGITAL TELECONVERTER**

**Patent number:** JP3068282  
**Publication date:** 1991-03-25  
**Inventor:** MANABE KATSUHIKO  
**Applicant:** RICOH CO LTD  
**Classification:**  
- international: H04N5/262; H04N5/225  
- european:  
**Application number:** JP19890205354 19890807  
**Priority number(s):**

**Abstract of JP3068282**

**PURPOSE:**To prevent a lateral line from being displayed on a magnified picture by selecting 3 areas or over for a storage section so that the write and the readout in the storage section do not access a same address.

**CONSTITUTION:**A memory 15 is formed to store video information of 3 patterns and write/readout of video information in a magnified range are implemented simultaneously. The video information of an odd number field written in the memory 15 is written in a 15C area of the memory 15 when the scanning for writing the video information started from the position 50a at the upper left of a screen 50 of a CCD reaches the position 50b of the magnified range 51. Thus, the write and the readout of the video information do not access a same address thereby avoiding completely the pass-ahead.



---

Data supplied from the **esp@cenet** database - Worldwide

## ⑫ 公開特許公報(A) 平3-68282

⑤Int. Cl.<sup>5</sup> 識別記号 庁内整理番号 ⑬公開 平成3年(1991)3月25日  
 H 04 N 5/262  
 // G 09 G 5/225 Z 8942-5C  
 H 04 N 5/36 8942-5C  
 H 04 N 1/393 8839-5C  
 8839-5C

審査請求 未請求 請求項の数 1 (全7頁)

⑭発明の名称 デジタルテレコンバータ装置

⑮特 願 平1-205354

⑯出 願 平1(1989)8月7日

⑫発 明 者 真 鍋 克 彦 東京都大田区中馬込1丁目3番6号 株式会社リコー内  
 ⑰出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号  
 ⑱代 理 人 弁 理 士 青 山 葆 外1名

## 明 細 書

## 1. 発明の名称

デジタルテレコンバータ装置

## 2. 特許請求の範囲

(1) 奇数フィールドと偶数フィールドとが交互に走査されることで形成される一画像の設定範囲における画像の輝度信号及び色差信号をデジタル変換後記憶部に記憶し、記憶された情報にてなる画像を所定倍率に拡大処理するデジタルテレコンバータ装置において、

記憶部の記憶領域が少なくとも3つに区分され、これらの記憶領域のいずれか2つからは、読み出し後画面表示した場合に所定倍率に拡大表示されるように記憶されている映像情報が書込読出手段にて所定回数繰り返し読み出されるとともに、読み出しが終了し情報が記憶されていない残りの記憶領域には現在読出中のフィールドの次のフィールドにおける映像情報が上記書込読出手段にて書き込まれる、ことを特徴とするデジタルテレコンバータ装置。

## 3. 発明の詳細な説明

## [産業上の利用分野]

本発明は、ビデオカメラ等に設けられ撮影像のデジタル画像処理を行うデジタルテレコンバータ装置に関する。

## [従来の技術]

色副搬送周波数fscの4倍の周波数である約14.31818MHzにてなるサンプリング周波数で、映像情報の量子化ビット数を8ビットとし映像信号によるコンポジット信号の1フィールド分の映像情報を記憶するためには、記憶容量が1Mビットであるメモリが2個必要である。

このように2Mビットの記憶容量によるメモリで、画像の縦方向、横方向をそれぞれ2倍に拡大し面積比にして4倍となる画像の拡大処理を行う場合、コンポジット信号では色副搬送周波数の関係上画像処理に支障が生じる場合があるので、コンポーネント信号にて画像処理が行われる。この場合、輝度信号用と色信号用にそれぞれメモリが必要であり、1フィールド分の画像を記憶するた

めには4Mビットの記憶容量が必要となる。そこで2Mビットの記憶容量にて画像処理が行えるように拡大したい部分の画像のみを記憶する方法が採られる。又、画像の拡大処理を行う場合、補間する画素を隣接するフィールドの画素から補間するため、記憶する画面数は最低2つ必要である。したがって、拡大したい画像範囲のみを記憶し、記憶する画面数を2つにすることが考えられる。

上述したように映像情報を2倍に拡大処理する場合、第4図に示すように、撮像素子の受像面50の縦方向及び横方向に対していずれも1/2の大きさにてなる拡大範囲51における映像情報のみをメモリ52に記憶する。尚、拡大範囲51は、上記受像面50の中央部に位置する。

メモリ52における記憶動作は第6図及び第7図に示すように以下のように行われる。即ち、映像情報の書き込みについては、拡大範囲51の一画面における各フィールドのうち、いわゆる奇数フィールドの映像情報F1を構成する各水平走査期間における情報f1、f3、f5、…をメモリ

メモリ52からの映像情報の読み出しとメモリ52への映像情報の書き込みとは同時に行なわれる。即ち、第4図に示すように、撮像素子受像面50からの映像情報の読み出しは、画面上部の位置50aより行なわれる。又、上述したようにメモリ52へ映像情報が記憶されているのは拡大範囲51の部分のみであるから、拡大範囲51の映像情報の読み出しは、拡大範囲51の左上の位置50bより行なわれる。尚、位置50aより開始した画像走査は、拡大範囲51の位置50bへ到達した時点からメモリ52への映像情報の書き込みが開始される。

しかし上述したように、メモリ52からの映像情報の読み出しは同じ水平走査ラインを2回読み出すことより、メモリ52からの読み出しが拡大範囲51の縦方向の中間位置の中央線の位置50cへ到達したとき、位置50bより開始した映像情報の書き込み動作も上記位置50cへ到達する。よってこれ以後は、メモリ52への映像情報の書き込みの方がメモリ52からの映像情報の読み出

し動作を追い越してしまう。52の記憶容量の半分に相当するAエリア52aに記憶し、いわゆる偶数フィールドの映像情報F2を構成する各水平走査期間における情報f2、f4、f6、…をメモリ52の残り半分の記憶容量に相当するBエリア52bに記憶する。これらの映像情報の記憶が終了した後、記憶した映像情報を2倍に拡大処理するように一水平走査期間毎に読み出す上記エリアをA、B交互に変化させながら記憶している各フィールドの映像情報を2回づつ読み出す。即ち、映像情報f1、f2、f1、f2、f3、f4、f3、…と読み出す。このように第4図に示す受像面50の大きさの1/4の大きさである拡大範囲51を第5図に示すように拡大するので、Aエリア52aに記憶されている奇数フィールドの映像情報F1の半分、及びBエリア52bに記憶されている偶数フィールドの映像情報F2の半分が読み出された時点で拡大後の画像の半分が構成されることとなる。

[発明が解決しようとする課題]

ところが動画を連続的に拡大処理することより、

し動作を追い越してしまう。

拡大範囲51の半分まで映像情報の読み出しが終了している状態をメモリ52のメモリエリアで示すと第7図に示すように、映像情報の読み出しがなされたAエリア52aの半分には、上述したように次の画面における映像情報の奇数フィールドの映像情報F3が書き込まれており、上述したように書き込み動作が読み出し動作を追い越していることより、これ以後Aエリア52aより読み出される映像情報はF1ではなくF3となる。したがって、同一画面において、画面上半分は映像情報F1、F2であり、下半分は映像情報F3、2の情報となり、このように読み出しに対して書き込みが先行する、いわゆる追い越し現象が発生し拡大された画像には第5図に示すように画面中央に一本の横線が表示されるという問題点があった。

本発明は、このような問題点を解決するためになされたもので、動画において画像の拡大処理を行う場合、拡大された画像に横線が表示されないデジタルテレコンバータ装置を提供することを目

的とする。

〔課題を解決するための手段〕

10) 本発明は、奇数フィールドと偶数フィールドとが交互に走査されることで形成される一画像の設定範囲における画像の輝度信号及び色差信号をデジタル変換後記憶部に記憶し、記憶された情報にてなる画像を所定倍率に拡大処理するデジタルレコンバータ装置において、

記憶部の記憶領域が少なくとも3つに区分され、これらの記憶領域のいずれか2つからは、読み出し後画面表示した場合に所定倍率に拡大表示されるように記憶されている映像情報が書き込出手段にて所定回数繰り返し読み出されるとともに、読み出しが終了し情報が記憶されていない残りの記憶領域には現在読出中のフィールドの次のフィールドにおける映像情報が上記書き込出手段にて書き込まれることを特徴とする。

〔作用〕

このように構成することで、映像情報を例えば2倍に拡大処理する場合、記憶部は3つに区分さ

2に接続され、プロセス回路2の出力側はAセレクトクタ3の入力端子3a及びデジタル画像処理部10の入力端子10aに接続される。又、デジタル画像処理部10の一出力端子10bは、Aセレクトクタ3の入力端子3bに接続される。Aセレクトクタ3はプロセス回路2より供給される動画の輝度信号及び色信号と、デジタル画像処理部10より供給されるデジタル画像処理がなされた輝度信号及び色信号とをデジタル画像処理部10が送出する制御信号にて選択する回路である。

Aセレクトクタ3の出力側は、輝度信号及び色信号をNTSC方式の複合映像信号いわゆるコンポジット信号に変換するエンコーダ4に接続され、エンコーダ4の出力側は直接Bセレクトクタ5の入力端子5aに接続されるとともにデジタル画像処理部10の入力端子10cに接続され、出力端子10dを介してBセレクトクタ5の入力端子5bに接続される。

Bセレクトクタ5は、エンコーダ4より供給される動画のコンポジット信号と、デジタル画像処理部

れ、制御部は、第1の画面の奇数及び偶数フィールドの映像情報を第1及び第2の区分に記憶させ、第1の画面の奇数フィールドの映像情報を第1の区分より読み出している間、次の画面である第2の画面の奇数フィールドの映像情報を第3の区分に記憶させる。よって、記憶部において同じ区分にて映像情報の書き込みと読み出しが実行されることはなく、いわゆる追い越し現象は生じない。

〔実施例〕

本発明の一実施例を示す第1図において、撮影レンズを介して得られる撮影像を電気信号に変換する撮像素子である電荷結合素子(以下CCDと記す)1の入力側には、通常の撮影動作を行う通常モード、あるいは画像の拡大処理を行う拡大モードにおいて同期信号発生回路8が送出する同期信号に従いCCD1の映像情報の読み出しを制御する素子ドライバ回路7が接続される。CCD1の出力側は、撮像素子1が送出する電気信号にてなる映像信号を輝度(Y)信号と色差(R-Y, B-Y)信号である色信号とに分離するプロセス回路

10より供給される画像処理がなされたコンポジット信号とのいずれかをデジタル画像処理部10が送出する制御信号にて選択する回路であり、Bセレクトクタ5の出力側は、NTSC映像信号の信号処理を行うNTSCドライバ回路6を介してNTSC出力端子に接続される。又、デジタル画像処理部10には同期信号発生回路8の出力側及び上記コンポジット信号のデジタル画像処理を行うのか、コンポーネント信号のデジタル画像処理を行うのかのモードを選択したり、通常モードと拡大モードとを選択するモード選択スイッチ9の出力側が接続される。

デジタル画像処理部10は、第2図に示すような構成を有し、コンポジット信号における映像情報のいわゆるスチル、ストロボ等の画像処理を行うモードと、コンポーネント信号における映像情報の2倍拡大処理を行うモードとのいずれかがモード選択スイッチ9にて選択されることで、その選択されたモードに従い映像信号の処理を行う回路である。

プロセス回路 2 が送出する輝度(Y)信号が供給される入力端子 10a の一つである入力端子 10a<sub>1</sub>は、Cセクタ 13 の入力端子 13b に接続され、エンコーダ 4 が送出するコンポジット信号が供給される入力端子 10c は、Cセクタ 13 の入力端子 13a に接続される。又、プロセス回路 2 が送出する色差(R-Y, B-Y)信号が供給される入力端子 10a を構成する入力端子 10a<sub>2</sub>、10a<sub>3</sub>は、それぞれ上記色差信号を 1/2 H 分遅らせる 1/2 H 遅延回路 11 に接続され、それぞれの 1/2 H 遅延回路 11 の出力側は、タイミング制御部 21 が送出するタイミング信号にて R-Y, B-Y の色差信号で繰り返される点順次の時系列データに変換する点順次化回路 12 に接続され、点順次化回路 12 の出力側は Cセクタ 13 の入力端子 13b に接続される。

Cセクタ 13 は、モード選択スイッチ 9 にて選択されたモードに従いタイミング制御部 21 が送出する制御信号にてコンポジット信号とコンポーネント信号のどちらかを選択する回路であり、

号出力端子 16a は、Dセクタ 17 の入力端子 17b に接続され、Y/C分離回路 16 の色信号出力端子 16b は D/A変換器 18-2 に接続される。尚、Y/C分離回路 16 は、二つのラインメモリにて構成されている。

Dセクタ 17 は、モード選択スイッチ 9 にて選択されたモードに従いタイミング制御部 21 が送出する制御信号にて、メモリ 15 が送出する信号か、Y/C分離回路 16 が送出する輝度信号かを選択する回路であり、Dセクタ 17 の出力側は、D/A変換器 18-1 を介してコンポジット信号出力端子 10d に接続されるとともに、デジタル画像処理後の映像信号の各フィールドにおける垂直方向の映像情報の補間を行う垂直補間回路 19 に接続される。垂直補間回路 19 の出力側は輝度信号出力端子 10b<sub>1</sub>に接続される。又、D/A変換器 18-2 の出力側は、色差(R-Y, B-Y)信号を分離する色差信号分離回路 20 を介して(R-Y)信号出力端子 10b<sub>2</sub>及び(B-Y)信号出力端子 10b<sub>3</sub>に接続される。尚、色差信号分離

Cセクタ 13 の出力側は、A/D変換器 14 を介してメモリ 15 に接続される。尚、A/D変換器 14 及びメモリ 15 は、タイミング制御部 21 が送出するタイミング信号に従いデータの伝送を行う。

メモリ 15 は、第 3 図に示すように、そのメモリ領域が A ないし C の 3 ブロックに区分され、A 領域より順番に 1 領域に 1 フィールドずつの映像情報が書き込まれる。一方、メモリ 15 からの映像情報の読み出しは、書き込みに対して 2 フィールド遅れて行なわれ、2 フィールドの映像情報より 1 つの拡大画面を形成するものである。尚、メモリ 15 におけるこれらの書き込み、読み出し動作はタイミング制御部 21 が送出する制御信号にて行なわれる。

メモリ 15 の出力側は、直接 Dセクタ 17 の入力端子 17a に接続されるとともに、タイミング制御部 21 が送出するタイミング信号に従い輝度信号と色信号とを分離する Y/C分離回路 16 に接続される。Y/C分離回路 16 の輝度(Y)信

回路 20 は、アナログスイッチ等を使用したサンプリング回路にて構成される。

このように構成されるデジタルテレコンバータ装置の動作を以下に説明する。

モード選択スイッチ 9 にて拡大モードが選択されると、本実施例のデジタルテレコンバータ装置は CCD 1 より送出される映像信号をコンポーネント信号にて処理する。即ち、プロセス回路 2 より送出される輝度信号 Y、及び色差信号 R-Y、B-Y は、デジタル画像処理部 10 に送出され、Cセクタ 13、A/D変換器 14 を介してメモリ 15 へ送出される。

まず最初の一画面分の映像情報の内、拡大範囲 51 における奇数フィールドの映像情報 F1 がメモリ 15 の A 領域 15a に書き込まれ、偶数フィールドの映像情報 F2 が B 領域 15b に書き込まれ、撮映像は次の画像となる。

次の画面においては拡大範囲 51 の部分の映像情報の書き込みと、先にメモリ 15 に記憶している映像情報の読み出しとが同時に行なわれる。こ

のときの映像情報の書き込み、及び読み出しは上述した従来の方法と同一であり、映像情報の書き込みのための走査は、CCD 1の受像面50の左上の位置50aより開始され、映像情報の読み出しの走査は拡大範囲51の左上の位置50bより開始される。又、このときメモリ15からの映像情報の読み出しについても従来と同様であり、表示画面における1水平走査期間毎にメモリ15のA領域15a及びB領域15bより交互に行ない拡大範囲51の画像を2倍に拡大する。

従来と異なる点は、位置50aより開始された映像情報の書き込みのための走査が、拡大範囲51の位置50bに到達したときよりメモリ15に書き込まれる映像情報F3はメモリ15のC領域15cに書き込まれることである。尚、映像情報F3は、2番目の画面における奇数フィールドの映像情報である。

以下、第1表に示すように、映像情報F3及び映像情報F2を読み出しているときには、映像情報F1が記憶されていたメモリ15のA領域15

を行う場合、拡大範囲を例えば横368ドット、縦120走査線のように適当な値に選定することで、メモリ容量は不足しないことが判明している。又、メモリ領域を3つに区分することでメモリアクセスが複雑になり、メモリコントローラの構成が複雑になることが予想されるが、これはゲートアレイで十分解決することができ問題とはならない。

aに映像情報F4が書き込まれ、以下同様にこのような動作が繰り返され、連続的に拡大範囲51の2倍に拡大された映像情報を得ることができる。

このようにして拡大処理された映像情報は、デジタル画像処理部10の出力端子10b、Aセレクト3を介してエンコーダ4にて複合映像信号に変換され、Bセレクト5、NTSCドライバ回路6を介して外部装置へ送出される。

上記のように本実施例のデジタルテレコンバータ装置によれば、メモリに3枚の画面の映像情報を記憶する構成としたので、従来のようにメモリにおいて映像情報の書き込みと読み出しとが同一アドレスをアクセスすることではなく、いわゆる追い越し現象は絶対に起こらない。したがって、拡大された画像に横線が現れることはない。

尚、このようにメモリ領域を3つに区分することで、メモリ容量の増大につながると思いがちであるが、サンプリング周波数が4 fsc(≒14.31818MHz)、量子化ビット数8ビットで、2Mビットのメモリを使用して映像情報の拡大処理

第1表

書き込み	F1	F2	F3	F4	F5	F6	F7	F8	F9	F10	F11	F12
読み出し	—	—	F1F2	F3F2	F3F4	F5F4	F5F6	F7F6	F7F8	F9F8	F9F10	F11F12

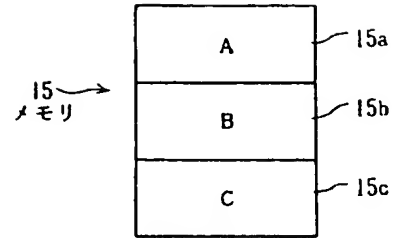
【発明の効果】

以上詳述したように本発明によれば、記憶部において映像情報の書き込みと読み出しとが同一アドレスをアクセスすることがないように記憶部の領域を3以上に区分したことより、動画において画像の拡大処理を行う場合、拡大された画像に横線が表示されることはなくなる。

4. 図面の簡単な説明

第1図は本発明のデジタルテレコンバータ装置の一実施例における構成を示すブロック図、第2図は第1図に示すデジタル画像処理部の構成の一例を示すブロック図、第3図は第2図内のメモリの構成を示す図、第4図及び第5図は従来のデジタルテレコンバータ装置における動作を説明するための図、第6図及び第7図は従来のデジタルテレコンバータ装置におけるメモリの映像情報の記憶動作を示す図である。

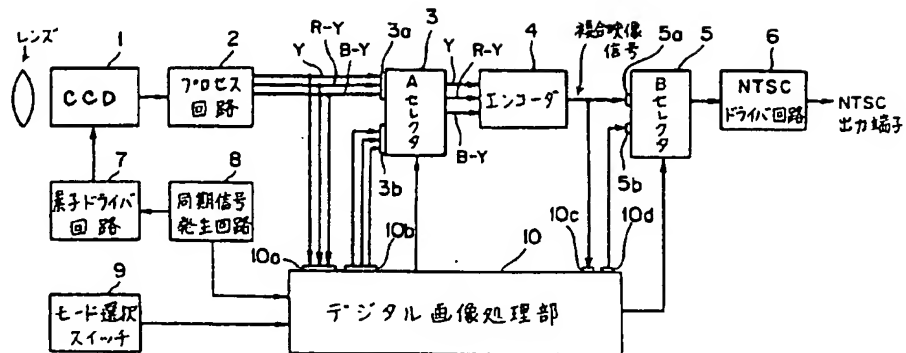
第3図



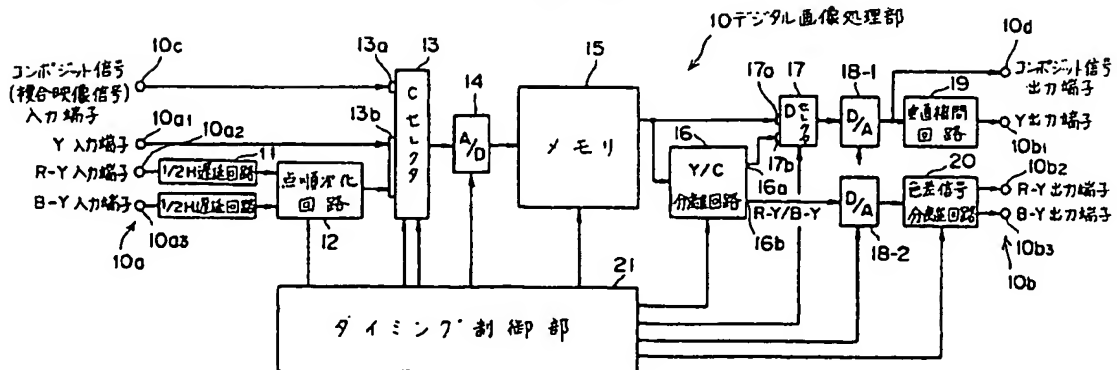
1…CCD、7…素子ドライバ回路、

10…デジタル画像処理部、15…メモリ。

第1図

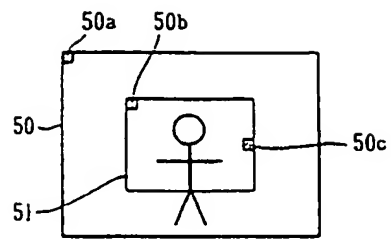


第2図

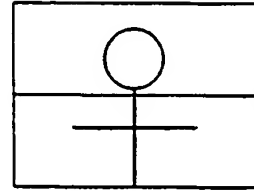




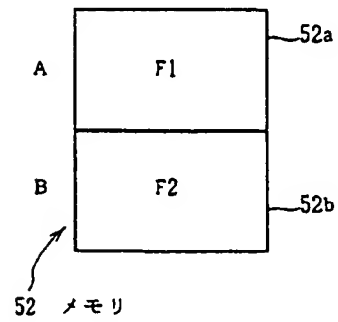
第 4 図



第 5 図



第 6 図



第 7 図

